

10.08.00

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

EU

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年 8月11日

REC'D 03 OCT 2000

WIPO

PCT

出願番号

Application Number:

平成11年特許願第227815号

出願人

Applicant(s):

ソニー株式会社

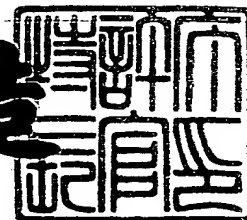
09/807187

PRIORITY
DOCUMENTSUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年 9月18日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3073439

【書類名】 特許願

【整理番号】 9900175704

【提出日】 平成11年 8月11日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 7/26

【発明者】

 【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

 【氏名】 石見 英輝

【特許出願人】

 【識別番号】 000002185

 【氏名又は名称】 ソニー株式会社

 【代表者】 出井 伸之

【代理人】

 【識別番号】 100080883

 【弁理士】

 【氏名又は名称】 松隈 秀盛

 【電話番号】 03-3343-5821

【手数料の表示】

 【予納台帳番号】 012645

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9707386

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 マルチキャリア信号送信装置及びマルチキャリア信号受信装置

【特許請求の範囲】

【請求項 1】 伝送信号の同期獲得に必要な第 1 の情報が、それ以外の情報となる第 2 の情報の合間に一定間隔置きに配置された信号を、マルチキャリア信号として送信するマルチキャリア信号送信装置において、

前記第 1 の情報と前記第 2 の情報を配列するデータ配列手段と、

前記データ配列手段によって作成されたデータを変調して送信シンボルストリームを生成する第 1 の変調手段と、

前記第 1 の変調手段で生成された送信シンボルストリームのうちの前記第 1 の情報のみを周波数軸上に展開し、所定の周波数位置を基準として周波数軸上に対称な送信シンボルストリームを生成するシンボル生成手段と、

前記シンボル生成手段によって生成された周波数軸上に対称な送信シンボルストリームを、逆フーリエ変換する第 2 の変調手段とを備えた

マルチキャリア信号送信装置。

【請求項 2】 請求項 1 記載のマルチキャリア信号送信装置において、

前記データ配列手段は、前記第 1 の情報と前記第 2 の情報を交互に配列するようにした

マルチキャリア信号送信装置。

【請求項 3】 請求項 1 記載のマルチキャリア信号送信装置において、

前記シンボル生成手段は、送信シンボルストリームの前記基準となる周波数位置のシンボルを中心として、そのシンボル以外の前記送信シンボルストリームの各シンボルを、周波数軸上に対称に展開する

マルチキャリア信号送信装置。

【請求項 4】 伝送信号の同期獲得に必要な第 1 の情報と、それ以外の情報となる第 2 の情報とが含まれるマルチキャリア信号を受信するマルチキャリア信号受信装置において、

前記第 1 の情報の内の実数部又は虚数部のいずれか一方だけを記憶する記憶手段と、

受信したシンボルストリームを所定時間遅延させる遅延手段と、

前記遅延手段により遅延された受信シンボルストリームと、遅延されていない受信シンボルストリームとを用いて、前記第1の情報を抽出するフィルタ部と、

前記フィルタ部の出力と前記記憶手段が記憶した実数部又は虚数部の第1の情報との相関をとる相関器と、

前記相関器の相関値のピーク位置により同期検出を行う判別手段とを備えたマルチキャリア信号受信装置。

【請求項5】 請求項4記載のマルチキャリア信号受信装置において、

マルチキャリア信号をフーリエ変換する1単位の処理時間を1変調時間としたとき、前記遅延手段で遅延させる所定時間を1変調時間の $1/2$ の時間とした

マルチキャリア信号受信装置。

【請求項6】 伝送信号の同期獲得に必要な第1の情報と、それ以外の情報となる第2の情報とを、マルチキャリア信号として送信するマルチキャリア信号送信装置において、

前記第1の情報による送信シンボルストリームと前記第2の情報による送信シンボルストリームとを選択的に生成する第1の変調手段と、

第1の変調手段で生成された前記第1の情報による送信シンボルストリームを、所定の周波数位置を基準として周波数軸上に対称に展開した送信シンボルストリームにする対称送信シンボルストリーム生成手段と、

前記生成された送信シンボルストリームを、逆フーリエ変換する第2の変調手段とを備えた

マルチキャリア信号送信装置。

【請求項7】 請求項6記載のマルチキャリア信号送信装置において、

前記第1の変調手段で、送信シンボルストリームの前記基準となる周波数位置のシンボルを中心として、そのシンボル以外の前記送信シンボルストリームの各シンボルを、周波数軸上に対称に展開する

マルチキャリア信号送信装置。

【請求項8】 伝送信号の同期獲得に必要な第1の情報と、それ以外の情報となる第2の情報とを、マルチキャリア信号として受信するマルチキャリア信号受信

装置において、

前記第 1 の情報を記憶する記憶手段と、

受信したシンボリストリームと前記記憶手段が記憶した実数部又は虚数部の第 1 の情報との相関をとる相関器と、

前記相関器の相関値のピーク位置により同期検出を行う判別手段とを備えたマルチキャリア信号受信装置。

【請求項 9】 請求項 8 記載のマルチキャリア信号受信装置において、

前記記憶手段は、前記第 1 の情報の内の実数部又は虚数部のいずれか一方だけを記憶する

マルチキャリア信号受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、マルチキャリア信号を無線伝送する場合に適用して好適なマルチキャリア信号送信装置及びマルチキャリア信号受信装置に関する。

【0002】

【従来の技術】

近年、放送用の通信や、移動体通信などにおいて、周波数利用効率が良いと共にマルチパス干渉に強い伝送方式として、OFDM (Orthogonal Frequency Division Multiplex : 直交周波数分割多重) 方式が実用化されている。この OFDM 方式は、1 伝送帯域内に所定の周波数間隔で互いに直交する複数の搬送波（以下サブキャリアと称する）を配置し、それぞれのサブキャリアにデータを分散させて変調し伝送する方式である。この方式では、送信装置は、時系列に得られる送信データを、仮想的に周波数軸上に配置し、各々のサブキャリアに送信データを割当て、逆高速フーリエ変換などで所定の周波数間隔のマルチキャリア信号に直交変換し送信する。受信装置では、受信したマルチキャリア信号を送信時とは逆の変換で時系列に得られるデータとし、受信データを得るようにしている。

【0003】

図 11 は、OFDM 方式の無線送信装置の構成例を示す図である。以下、その

構成を説明すると、ここでの無線送信装置 100 は、ビデオ回路 101 と音声回路 102 を備えて、それぞれの回路 101, 102 で入力したビデオ信号及び音声信号の符号化処理を行う。例えばビデオ回路 101 では、動画としてのビデオ信号を M P E G (Moving Picture Experts Group) 方式の画像データとする処理や、静止画像としてのビデオ信号を J P E G (Joint Photographic coding Experts Group) 方式の画像データとする処理のような、非可逆な画像圧縮符号化方式により符号化する。或いは、J B I G (Joint Bi-level Image Experts Group) 方式のような可逆な画像圧縮方式で符号化しても良い。音声回路 102 では、M P E G オーディオ方式、C E L P (Code Excited Linear Prediction) 方式、P C M (Pulse Code Modulation) 方式などの音声符号化方式で符号化を行う。なお、符号化されたデータには、リードソロモン符号やターボ符号などの E C C (Error Correcting Code) が付加される場合もある。

【0004】

ビデオ回路 101 が出力するビデオデータと音声回路 102 が出力する音声データは、混合回路 103 に供給して 1 系統のデータとした後、インターリーバ 104 に供給し、データ配列を変えてビット系列を分散させるインターリーブ処理を行う。インターリーバ 104 でインターリーブされたデータは、変調器 105 により伝送用の変調処理を行う。この変調器 105 では、まずプリアンプル信号をビット系列内に挿入し、次に第 1 次変調として例えば D Q P S K 変調 (Differential Quadrature Phase Shift keying) を行う。なお、D Q P S K 変調以外の変調方式、例えば Q P S K, B P S K, 8 P S K, Q A M 等の変調方式を適用しても良い。

【0005】

変調器 105 で第 1 次変調されたデータは、逆高速フーリエ変換回路 (I F F T 回路) 106 に供給し、第 2 次変調として、逆フーリエ変換の演算処理で時間軸上に配置されたデータを周波数軸上のデータ配列とする逆フーリエ変換処理を行い、さらに窓データを乗算する窓がけ処理を行う。この I F F T 回路 106 で逆フーリエ変換処理が行われることで、ここまでは仮想的に周波数軸上に配置されていた送信シンボルストリームが時間軸上で平均化され、送信系列となる。な

お、IFFT回路では所定単位の手データが入力する毎に、その入力データに対して逆フーリエ変換の演算処理を行うようにしてあり、本明細書では、この1単位の演算処理を行う時間を、1変調時間と称する。

【0006】

IFFT回路106の出力は、デジタル／アナログ変換器107に供給して、アナログ信号に変換し、その変換されたアナログ信号を高周波部（RF部）108に供給して、フィルタリング、周波数変換などの高周波処理を行って所定の送信チャンネルの送信信号とした後、アンテナ110から無線送信する。なお、無線送信装置100内の各回路での処理タイミングは、タイムベースコントローラ（TBC）109により制御される。

【0007】

図12は、図11に示す無線送信装置100から送信される信号を受信する無線受信装置を示す図である。以下、その構成を説明すると、ここでの無線受信装置200は、アンテナ201で受けた信号を高周波部（RF部）202に供給して、フィルタリング、周波数変換などの受信処理を行って、所定のチャンネルの受信信号を得る。この受信信号をアナログ／デジタル変換器203に供給してデジタルデータに変換し、デジタル変換された受信系列を窓検出部204に供給する。この窓検出部204では、受信系列の中から送信系で乗算された窓データを基にフーリエ変換するデータの切れ目を検出する同期検出処理を行う。

【0008】

そして、窓検出部204の出力を高速フーリエ変換回路（FFT回路）205に供給し、窓検出部204で検出されたデータの切れ目のタイミングでフーリエ変換動作を行い、そのフーリエ変換の演算処理で、周波数軸上のデータを時間軸上のデータ配列とする変換処理を行う。フーリエ変換された受信系列は、復調器206に供給し、DQPSK復調などの送信時に施された変換処理を元に戻す復調処理を行い、受信シンボルストリームを生成させる。

【0009】

この受信シンボルストリームは、デインターリーブ207に供給し、送信時のインターリーブ処理で分散されたビット系列を元のデータ配列に戻すデインター

リーブ処理を行い、受信符号化ビット系列を得る。この受信符号化ビット系列をビタビデコーダ208に供給し、ビタビデコード処理で受信情報ビット系列に変換し、変換された受信情報ビット系列の中のビデオ情報をビデオ回路209に供給し、音声情報を音声回路210に供給する。

【0010】

ビデオ回路209では、送信系のビデオ回路101で符号化されたデータを復号化し、伝送されたビデオデータを得る。音声回路210では、送信系の音声回路102で符号化されたデータを復号化し、伝送された音声データを得る。なお、無線受信装置200内の各回路での処理タイミングは、タイムベースコントローラ(TBC)211により制御される。

【0011】

以上説明した構成にて、OFDM方式の信号の送信及び受信が行われる。ここで、送信時の変調器105での第1次変調は、送信データに応じてキャリアの位相を離散的に変化させる変調方式であり、周波数利用効率に大きな利点がある。また、IFFT回路106での逆フーリエ変換処理では、サブキャリアに配置されるビット系列を時間軸上で平均化させるため、フェージングやシャドウイングといった干渉波に強いといった大きな利点がある。

【0012】

【発明が解決しようとする課題】

しかしながらこのようなマルチキャリア信号を受信する側では、FFT回路205でのフーリエ変換処理を行わない限り、各ビット系列を復調することができない。また、受信時にFFT回路205でフーリエ変換処理を実行する際、1変調分の区切り(以下切れ目と称する)を正しく認識しないと、正確なビット系列を復調することができない。

【0013】

FFT回路でのフーリエ変換動作を正しく行うためには、フーリエ変換回路の前段の回路(図12では窓検出部204)で、受信したデータから1変調時間の区切れ(以下切れ目と称する)を判断するのは困難であり、受信データの電力レベルから切れ目を判断する必要がある。通常は、伝送データに含まれる既知のプ

リアンブル信号に対して、電力レベルでの相関を求めている。ここで、求められる相関値の精度を上げるためには、各チャンネルのビット幅を削らずに計算させる必要がある。このため、相関を検出する回路の回路規模が大きくなってしまう問題があった。

【0014】

本発明の目的は、マルチキャリア信号として伝送される信号を受信する側で、フーリエ変換する前に、簡単な構成や処理で1変調単位の切れ目を判断して復調できるようにすることにある。

【0015】

【課題を解決するための手段】

第1の発明のマルチキャリア信号送信装置は、伝送信号の同期獲得に必要な第1の情報とそれ以外の情報となる第2の情報とを所定の配列でマルチキャリア信号として送信する場合に、送信シンボルストリームを周波数軸上に展開し、第1の情報に関して、所定の周波数位置を基準として周波数軸上に対称な送信シンボルストリームを生成し、その周波数軸上に対称な送信シンボルストリームを逆フーリエ変換するようにしたものである。

【0016】

第1の発明のマルチキャリア信号送信装置によると、周波数軸上の基準位置を中心にして対称な配置とされた送信シンボルに、同期獲得に必要な第1の情報が所定の配列で含まれるようになる。

【0017】

第2の発明のマルチキャリア信号受信装置は、伝送信号の同期獲得に必要な第1の情報と、それ以外の情報となる第2の情報とが含まれるマルチキャリア信号を受信する場合に、予め用意された第1の情報の内の実数部又は虚数部のいずれか一方だけの記憶データと、受信したシンボルストリームよりフィルタで抽出した第1の情報との相関をとり、その相関値のピーク位置により同期検出を行うようにしたものである。

【0018】

第2の発明のマルチキャリア信号受信装置によると、第1の情報のみを周波数

軸上の基準位置を中心にして対称な配置とされたシンボルを受信したとき、その受信シンボルから抽出した第1の情報と、予め用意された第1の情報との相関をとることで、その相関検出される際には、実数部と虚数部のいずれか一方だけの相関値が検出されることになる。従って、受信装置内に相関検出用に予め用意しておく第1の情報としては、実数部と虚数部のいずれか一方だけを用意すれば良いことになる。

【0019】

第3の発明のマルチキャリア信号送信装置は、伝送信号の同期獲得に必要な第1の情報と、それ以外の情報となる第2の情報とを、マルチキャリア信号として送信する場合に、第1の情報による送信シンボルストリームと第2の情報による送信シンボルストリームとを選択的に生成し、その送信シンボルストリームを逆フーリエ変換するようにしたものである。

【0020】

第3の発明のマルチキャリア信号送信装置によると、同期獲得に必要な第1の情報で構成される送信シンボルストリームの送信と、それ以外の情報となる第2の情報で構成される送信シンボルストリームの送信との双方が、選択的に行えるようになる。従って、例えば非同期パケットを送信する際に、先頭のスロットで第1の情報で構成されるシンボルストリームから周波数軸上の基準位置中心に対称な配置となるシンボルを生成させ、両方を送信させ、次のスロットで第2の情報で構成されるシンボルストリームはそのまま送信させることが可能になる。

【0021】

第4の発明のマルチキャリア信号受信装置は、伝送信号の同期獲得に必要な第1の情報と、それ以外の情報となる第2の情報とが含まれるマルチキャリア信号を受信する場合に、第1の情報の内の実数部又は虚数部のいずれか一方だけの記憶データと、受信したシンボルストリームとの相関をとり、その相関値のピーク位置により同期検出を行うようにしたものである。

【0022】

第4の発明のマルチキャリア信号受信装置によると、第1の情報で構成されるシンボルストリームを受信したとき、その受信シンボルに含まれる実数部又は虚

数部のいずれか一方だけから相関値が検出されることになる。

【0023】

【発明の実施の形態】

以下、本発明の第1の実施の形態を、図1～図5を参照して説明する。

【0024】

本実施の形態においては、マルチキャリア信号の無線伝送を行う場合に適用したものである。図1は、本実施の形態による送信装置の構成例を示したものである。以下その構成を説明すると、無線送信装置100'は、ビデオ回路101と音声回路102を備えて、それぞれの回路101、102で入力したビデオ信号及び音声信号の符号化処理を行う。ビデオ回路101が出力するビデオデータと音声回路102が出力する音声データは、混合回路103に供給して1系統のデータとした後、インターリーバ104に供給し、データ配列を変えてビット系列を分散させるインターリーブ処理を行う。インターリーバ104でインターリーブされたデータは、変調器105により伝送用の変調処理を行う。この変調器105では、まずプリアンプル信号をビット系列内に挿入し、次に第1次変調として例えばDQPSK変調（或いはQPSK、BPSK、8PSK、QAM等の他の変調方式による変調）を行い、変調出力としてシンボルストリームを得る。

【0025】

図2は、変調器105が出力するシンボルストリームの例を示したものである。この図2では、仮想的に周波数軸を横軸として示してあり、ここでは例えば24個のシンボルを1単位としてあり、後述する回路でこの1単位のシンボル列がマルチキャリア信号に変調される。24個のシンボル $S_1 \sim S_{24}$ が0kHzから100kHzまでの間に、一定の周波数間隔（ $f_s = 4.17 \text{ kHz}$ ）で配置される構成としてあり、その24個のシンボル $S_1 \sim S_{24}$ の内の両端のシンボル S_1 及び S_{24} （即ち0kHzの位置のシンボルと100kHzの位置のシンボル）は、ガードキャリアとしてあり、実際には何も伝送されない。残りの22個のシンボル $S_2 \sim S_{23}$ は、第1の情報の伝送に使用されるシンボルと、第2の情報の伝送に使用されるシンボルとに分けられる。第1の情報が、プリアンプル信号である。第2の情報が、実際に伝送したいデータ（例えばビデオ信号や音声信号を

符号化したデータ)である。なお、ここでは0 kHzから100 kHzまでの帯域をベースバンド帯域と称する。

【0026】

第1の情報のシンボルと第2の情報のシンボルとの配置としては、ここでは第1の情報のシンボルと第2の情報のシンボルとを1つおきに交互に配置するようにしてある。即ち、図2に示すように、シンボル $S_2, S_4, S_6, S_8, S_{10}, S_{12}, S_{14}, S_{16}, S_{18}, S_{20}, S_{22}$ を第1の情報が伝送(変調)されるシンボルとしてあり、シンボル $S_3, S_5, S_7, S_9, S_{11}, S_{13}, S_{15}, S_{17}, S_{19}, S_{21}, S_{23}$ を第2の情報が伝送(変調)されるシンボルとしてある。この図2に示すシンボル列が、マルチキャリア信号への変調時の1変調時間に処理されるシンボル列であり、ここでは1変調単位のシンボル列と称する。

【0027】

そして本実施の形態においては、変調器105で第1次変調されたデータを、シンボル展開部111に供給する。このシンボル展開部111では、1変調単位のシンボル列を、第1の情報のみ周波数軸上に対称に展開する。即ち、図2に示すように仮想的に周波数軸上に0 kHzから100 kHzまでに配置されたシンボル列がシンボル展開部111に入力したとき、0 kHzの位置を基準となる周波数位置として、この基準位置を中心位置として、周波数軸上に対称となるようにシンボルを展開させる。

【0028】

図3は、展開された状態を示す図である。基準位置である仮想的に0 kHzに配置されたガードキャリアとしてのシンボル S_1 を中心にして、周波数軸上で上下に(図3に示す状態では左右に)対称にシンボル $S_2 \sim S_{24}$ を展開して、-100 kHzから100 kHzまでの範囲に、一定周波数間隔 f_s でシンボルを配置してある。従って、シンボル展開部111では、中心位置(基準位置)のシンボル S_1 だけは、そのままの状態とし、その他のシンボル $S_2 \sim S_{24}$ については偶数のシンボル $S_2, S_4, S_6, S_8 \dots S_{22}$ のみ反対方向に展開してある。即ち、-100 kHzから周波数順に第1の情報が配置されたシンボルの周波数位置を、 $-f_{11}, -f_{10}, -f_9, \dots, -f_1, f_1, \dots, f_9, f_{10}, f$

$_{11}$ とすると、基準位置 (0 Hz) よりも低い周波数位置 $-f_1 \sim -f_{11}$ のシンボルとしては、周波数の高い位置から順にシンボル S_2, S_4, \dots, S_{22} が配置してあり、基準位置よりも高い周波数位置 $f_1 \sim f_{11}$ のシンボルとしては、周波数の低い位置から順にシンボル S_2, S_4, \dots, S_{22} が配置してあり、 0 Hz を境にして周波数軸上に左右反転させた配置としてある。

【0029】

図1の説明に戻ると、このような配列とされてシンボル展開部111から出力されるシンボルストリームを、逆高速フーリエ変換回路 (IFFT回路) 106 に供給し、第2次変調として、逆フーリエ変換の演算処理で時間軸上に配置されたデータを周波数軸上のデータ配列とする逆フーリエ変換処理を行い、さらに窓データを乗算する窓がけ処理を行う。このIFFT回路106で逆フーリエ変換処理が行われることで、ここまでは仮想的に周波数軸上に配置されていた送信シンボルストリームが時間軸上で平均化され、送信系列となる。このIFFT回路106で1変調時間に処理される1変調単位の水タは、図3に示した -100 kHz から 100 kHz までの範囲に仮想的に配置されたシンボル列である。

【0030】

IFFT回路106の出力は、デジタル／アナログ変換器107に供給して、アナログ信号に変換し、その変換されたアナログ信号を高周波部 (RF部) 108に供給して、フィルタリング、周波数変換などの高周波処理を行って所定の送信チャンネルの送信信号とした後、アンテナ110から無線送信する。なお、無線送信装置100'内の各回路での処理タイミングは、タイムベースコントローラ (TBC) 109により制御される。

【0031】

次に、この図1に示す構成にて無線送信されるマルチキャリア信号を受信する無線受信装置について説明する。本実施の形態の場合には、受信処理する基本的な構成については、従来例として既に図12に示した無線受信装置200と同じ構成である。ここで、受信したマルチキャリア信号は、高速フーリエ変換回路 (FFT回路) にて周波数軸上に配列されたシンボルを時間軸上のシンボルに変換する処理が行われるが、このFFT回路による変換処理の前段の回路 (ここで図

1 2 に示す窓検出部 2 0 4) で、受信データの切れ目を判断し、その判断した切れ目のデータを F F T 回路 (又は F F T 回路での処理タイミングを制御する回路) に供給するようにしてある。

【 0 0 3 2 】

本実施の形態の場合には、この受信データの切れ目を判断するために、F F T 回路の前段に配置された回路内で、図 4 に示す構成の検出回路を構成させて、受信データに含まれるプリアンプル信号を検出するようにしてある。この図 4 に示す回路は、例えば図 1 2 に示す受信装置内の窓検出部 2 0 4 に組み込まれる回路である。受信系列が入力端子 1 1 に得られると、この受信系列を遅延回路 1 2 により遅延させた信号と、遅延させてない信号 (即ち入力端子 1 1 に得られる信号そのもの) とを、減算器 1 3 に供給して減算処理を行う。遅延回路 1 2 は、受信系列の 1 変調時間の $1/2$ だけ遅延させる回路である。ここでは 1 変調時間を 240μ 秒としてあり、遅延回路 1 2 で 120μ 秒の遅延処理を行う。

【 0 0 3 3 】

減算器 1 3 で $1/2$ 変調時間遅延させた信号と遅延させてない信号とを減算することで、図 3 に示す状態で伝送された信号の内の、プリアンプル信号だけを抽出するくし形フィルタとして機能する。このフィルタを構成する遅延回路 1 2 での遅延時間は、第 1 の情報用のシンボルと第 2 の情報用のシンボルとの配置状態に基づいて設定される。

【 0 0 3 4 】

減算器 1 3 で抽出されたプリアンプル信号は、シフトレジスタ 1 4 に供給する。シフトレジスタ 1 4 は、ここでは 1 1 シンボルのデータがセットされるレジスタとしてある。プリアンプルバッファ 1 5 は予め 1 1 シンボルのプリアンプルデータを蓄積させてある。そして、シフトレジスタ 1 4 にセットされたデータと、プリアンプルバッファ 1 5 に予め蓄積されたデータとの相関を、各シンボル値毎の個別の乗算器 1 6 a, 1 6 b …… 1 6 n でとる。ここで本実施の形態の場合には、伝送されたシンボルデータとして、D Q P S K 変調されたシンボルデータとしてあり、この D Q P S K 変調されたシンボルデータは、I チャンネル (直交変調波の同相成分である実数部) と、Q チャンネル (直交変調波の直交成分である

虚数部)とで構成されるが、実数部であるIチャンネルのデータだけを、プリアンブルバッファ15に蓄積させてあり、Iチャンネルのデータだけを乗算器16a, 16b...16kで比較するようにしてある。

【0035】

そして、各乗算器16a~16kの相関値の出力を累積加算器17に供給し、11シンボル分の電力レベルを累積加算し、その加算値の出力を判定部18に供給する。判定部18では、累積加算された電力レベルが、予め設定されたスレッシュホールドレベル以上か否か判定する処理を行い、スレッシュホールドレベル以上であると判定したとき、その判定出力を端子19から受信装置内の受信タイミング制御手段(図12のタイムベースコントローラ211に相当する回路)に供給して、FFT回路などでの処理タイミングを、その判定したタイミングに基づいて制御させる。

【0036】

ここで、図4に示す回路にて相関を検出することで、プリアンブル信号を検出できる原理について説明する。このとき受信される信号に施された変調処理、即ち送信装置100内の変調器105での変調は、DQPSK変調であるので、IチャンネルとQチャンネルを直交させて形成される直交座標軸上における円上の位置で示されるデータとなっている。なお、送信側の変調器105では、図2に示す第2の情報については、この4点のいずれかが選択される。これに対して第1の情報については、全て同じ位相位置となるように絶対変調してある。

【0037】

ここで、Iチャンネルの各サブキャリアにおける基本波形を $\cos(2\pi ft)$ とし、Qチャンネルの各サブキャリアにおける基本波形を $\sin(2\pi ft)$ とすると、無線送信装置100'の高周波部108の出力端では、2種類の出力(Iチャンネル及びQチャンネル)のうち、片方(例えばIチャンネル)の送信電力は、周波数 f_n の成分と周波数 $-f_n$ の成分(例えば図3に示す周波数 f_1 の成分と周波数 $-f_1$ の成分)とが互いに強め合い、送信電力が2倍になる。このことを数式で示すと、次式のようになる。

【0038】

【数 1】

$$I \text{ 成分} = \Sigma [\cos(2\pi fnt) + \cos \{ 2\pi (-fn)t \}] = 2 \Sigma [\cos(2\pi fnt)]$$

【0039】

一方、Qチャンネルの送信電力は、プラス成分とマイナス成分が互いに打ち消し合い、送信電力が0になる。このことを数式で示すと、次式のようになる。

【0040】

【数 2】

$$Q \text{ 成分} = \Sigma [\sin(2\pi fnt) + \sin \{ 2\pi (-fn)t \}] = 0$$

【0041】

このことを、図5に波形図で示すと、図3に示す周波数 $-f_1$ の位置のサブキャリアのIチャンネルの搬送波の例を図5の(a)に示し、図3に示す周波数 f_1 の位置のサブキャリアのQチャンネルの搬送波を図5の(b)に示す。この図5の(a), (b)に示す波形をチャンネル毎に加算することで、Iチャンネルではレベルが強め合い、Qチャンネルでは打ち消し合うことが判る。このため、図4に示す構成で、一方のチャンネル（ここではIチャンネル）のプリアンプル信号だけをプリアンプルバッファ15に記憶させて、そのプリアンプル信号の受信電力の相関を求めるだけで、正確にプリアンプル信号を検出することができる。

【0042】

図4の検出回路での処理を、従来の同様のプリアンプル信号検出回路での処理と比較すると、プリアンプル信号を抽出するフィルタ（図4に示す減算器13に相当する回路）の出力は、実数部（Iチャンネル）の値をAとし、虚数部（Qチャンネル）の値をjBとしたとき、 $A + jB$ で示される。一方、プリアンプルバッファにプリアンプル信号の実数値Cと虚数値jDを記憶させたとき、この記憶値 $C + jD$ とフィルタ出力値 $A + jB$ との演算は、次式で示される。

【0043】

【数 3】

$$(A + jB) * (C + jD) = (AC - BD) + j(AD + BC)$$

【0044】

この【数3】式の演算が、従来の検出回路での処理であるが、本実施の形態の検出回路では、プリアンブルバッファ15の記憶データはCのみで良く、相関検出処理を数式で示すと、次式で示される。

【0045】

【数4】

$$(A + jB) * C = AC + jBC$$

【0046】

従って、1シンボルのプリアンブル毎に2つの乗算処理と2つの加減算処理を省略することが可能になる。ここまで説明した信号構成の場合には、プリアンブル信号が11シンボル分あるため、22個の乗算処理と22個の加減算処理を省略することができ、それだけ受信装置内のプリアンブル信号検出回路の構成を簡単にすることができる。また、検出回路内のプリアンブルバッファ15の記憶データ量も削減することができる。また、検出回路内で相関値を計算する際には、有効ビット数を削れば削る程、判定部18での判定結果に誤差が生じる問題があるが、本実施の形態の処理構成とした場合には、受信電力が高いレベルで検出されるので、有効ビット数を減らしても、精度良くプリアンブル信号を検出することが可能になる。

【0047】

なお、本実施の形態で説明した1チャンネルの信号の具体的な構成は、上述したものに限定されるものではない。即ち、サブキャリア数、使用帯域幅、サブキャリア間隔、プリアンブル信号の数は、伝送するデータや使用目的などに応じて、様々な値が取り得る。また、受信装置内でプリアンブル信号を検出する処理として、上述した図4に示した検出回路では、相関を検出する処理を、ハードウェアによる回路で行う構成としたが、このような相関検出処理をソフトウェアで行う構成としても良い。

【0048】

また、プリアンブル信号検出回路内のくし形フィルタを構成する回路として、図4に示した減算器13を使用したか、加算器などの他の回路で同様のフィルタとして機能するように構成しても良い。

【0049】

次に、本発明の第2の実施の形態を、図6及び図10を参照して説明する。

【0050】

本実施の形態においても、マルチキャリア信号の無線伝送を行う場合に適用したものであり、送信装置と受信装置の基本的な構成は、第1の実施の形態で説明した構成と同じであり、送信時に一次変調器で生成された送信シンボリストリームを、シンボル展開部で展開した後、IFFT回路（逆高速フーリエ変換回路）でマルチキャリア信号に変換する構成としてある。本実施の形態においては、ATM（Asynchronous Transfer Mode）等のパケット通信を行う場合に適した例としてある。即ち、例えば図6に示すように、タイムスロットTS1、TS2、TS3で構成されるパケットP1、P2、P3を、随時無線送信するものとする。ここでは、1つのタイムスロットは、1変調時間分の長さとする。

【0051】

また、送信装置が備えるIFFT回路の処理量は、1変調時間にベースバンド帯域として $-200\text{ kHz} \sim 200\text{ kHz}$ の信号（サブキャリア間隔 $f_s = 4.17\text{ kHz}$ ）を処理できる量としてあり、 100 kHz 幅を1チャンネルとしたとき、4チャンネル分の処理量を備えることになる。

【0052】

そして、各パケットP1、P2、P3の先頭のタイムスロットTS1では、プリアンブル信号を送信し、2番目、3番目のタイムスロットでは、その他の信号（第1の実施の形態での第2の情報に相当する信号）を送信する。

【0053】

そして本実施の形態においては、送信装置内の変調器105でDQPSK変調などで一次変調された送信シンボリストリームとして、図7に示す構成とする。即ち、24個のシンボル $S_1 \sim S_{24}$ を、仮想的に周波数軸上に 4.17 kHz で配置するが、その周波数位置として、シンボル S_1 の周波数位置を 100 kHz とし、シンボル S_{24} の周波数位置を 200 kHz とする。なお、本例の場合でも24個のシンボル $S_1 \sim S_{24}$ の内の両端のシンボル S_1 及び S_{24} （即ち 100 kHz の位置のシンボルと 200 kHz の位置のシンボル）は、ガードキャリアと

してあり、実際には何も伝送されない。残りの 22 個のシンボル $S_2 \sim S_{23}$ は、先頭のタイムスロット $TS1$ では、全て第 1 の情報（即ちプリアンプル信号）の伝送に使用されるシンボルとしてある。

【0054】

そして、この図 7 に示す構成のプリアンプル信号を、シンボル展開部で展開させる。この展開時には、0 kHz を基準となる位置（即ち中心位置）として、周波数軸上に対称に展開させる処理を行う。図 8 は、この場合に展開されるシンボルの例を示す図であり、図示のように、100 kHz から 200 kHz までの位置に仮想的に配置された 24 個のシンボル $S_1 \sim S_{24}$ が、-200 kHz から -100 kHz までの位置にも配置されることになる。但し、0 kHz を基準として対称となるように配置してあるため、シンボルの配列が相互に逆になっている。

【0055】

このようなシンボル展開部での展開は、本例の場合には復号前に判別する必要のある情報であるプリアンプル信号を送信するタイムスロット $TS1$ についてだけ行い、他の情報（第 2 の情報）を伝送するタイムスロット期間のシンボルに対しては展開処理を行わない。そして、このように処理されたシンボルストリームを、IFFT 回路に供給して、1 変調単位のシンボル毎に時間軸を周波数軸に変換する逆フーリエ変換処理を行い、その IFFT 回路の変換出力を高周波部に供給して、所定の送信周波数帯で無線送信させる。

【0056】

このようにして送信することで、プリアンプル信号の I チャンネル成分だけが送信電力レベルが展開処理をしない場合に比べて 2 倍になる。この送信電力レベルが 2 倍になる原理は、既に第 1 の実施の形態で説明した送信処理と同じであり、ここでは省略する。

【0057】

次に、このように送信される信号を受信する無線受信装置について説明する。受信装置の基本的な構成についても、第 1 の実施の形態で説明した受信装置と同じであり、本実施の形態では、受信信号に含まれるプリアンプル信号を検出する

構成を変えたものである。なお、マルチキャリア信号を変換処理するFFT回路は、送信装置が備えるIFFT回路と同様に、4チャンネル分の処理量を備えたものとする。

【0058】

図9は、本実施の形態における受信装置のプリアンプル信号検出回路の構成を示したものである。以下その構成について説明すると、受信系列が入力端子21に得られると、この受信系列をシフトレジスタ22に供給する。シフトレジスタ22は、ここでは22シンボルのデータがセットされるレジスタとしてある。プリアンプルバッファ23は予め22シンボルのプリアンプルデータを蓄積させてある（図9では一部を省略した図としてありレジスタ、バッファは22段の構成として示してない）。

【0059】

そして、シフトレジスタ22にセットされたデータと、プリアンプルバッファ23に予め蓄積されたデータとの相関を、各シンボル値毎の個別の乗算器24a, 24b...24nでとる。ここで本実施の形態の場合には、伝送されたシンボルデータとして、DQPSK変調されたシンボルデータとしてあり、このDQPSK変調されたシンボルデータは、Iチャンネル（直交変調波の同相成分である実数部）と、Qチャンネル（直交変調波の直交成分である虚数部）とで構成されるが、実数部であるIチャンネルのデータだけを、プリアンプルバッファ23に蓄積させてあり、Iチャンネルのデータだけを乗算器24a, 24b...24nで比較するようにしてある。

【0060】

そして、各乗算器24a~24nの相関値の出力を累積加算器25に供給し、22シンボル分の電力レベルを累積加算し、その加算値の出力を判定部26に供給する。判定部26では、累積加算された電力レベルが、予め設定されたスレッシュホールドレベル以上か否か判定する処理を行い、スレッシュホールドレベル以上であると判定したとき、その判定出力を端子27から受信装置内の受信タイミング制御手段（図12のタイムベースコントローラ211に相当する回路）に供給して、FFT回路などでの処理タイミングを、その判定したタイミングに基づいて制

御させる。そして、同一パケット内の他のタイムスロットを変換処理する際には、その判定したタイミングから1変調時間周期で周期的に変換処理を実行させる。なお、図9の構成で相関検出が行われる原理は、第1の実施の形態で〔数4〕式で説明したものと同一である。

【0061】

このように受信処理することで、フーリエ変換前の受信データから、1変換時間の切れ目を判断することが、簡単な構成で可能になる。即ち、第1の実施の形態の処理と同様に、受信シンボルを構成する実数部と虚数部の何れか一方のデータの受信電力を判定するだけで、正確な判定が可能になり、それだけ回路規模を削減できると共に、比較用に用意するプリアンプル信号の記憶容量を削減できる。

【0062】

また本実施の形態の場合には、1変調単位のデータで構成される1つのタイムスロットを、全てプリアンプル信号で構成（ガードキャリアを除く）したことで、図9に示したプリアンプル信号検出回路内で、プリアンプル信号だけを抽出するフィルタ部分が必要なくなる。即ち、上述した第1の実施の形態で説明した検出回路の場合には、1変調単位の信号にプリアンプル信号以外の信号が含まれているために、図4に示すように、遅延回路12と減算器13で構成されるフィルタが必要であるが、本実施の形態の場合には、このようなフィルタ部が不要になり、それだけ回路構成が簡単になる。

【0063】

なお、本実施の形態で説明した1チャンネルの信号の具体的な構成は、上述したものに限定されるものではない。即ち、サブキャリア数、使用帯域幅、サブキャリア間隔、プリアンプル信号の数は、伝送するデータや使用目的などに応じて、様々な値が取り得る。また、1パケットのタイムスロット数や、使用するベースバンド帯域についても、上述した例に限定されない。また、上述したような非同期通信ではなく、連続的に伝送が行われる同期通信の場合の、任意のタイムスロット期間を、本実施の形態で説明したプリアンプル信号を配置したタイムスロットとしても良い。

【0064】

また、通信状態などにより、プリアンプル信号を伝送する際に使用するベースバンド帯域を変更するようにしても良い。例えば、伝送路状態が良好な場合には、プリアンプル信号を伝送するタイムスロットのベースバンド帯域を、 $-200\text{ kHz} \sim 200\text{ kHz}$ の範囲とし、伝送路状態が良好でない場合には、プリアンプル信号を伝送するタイムスロットのベースバンド帯域を、 $-100\text{ kHz} \sim 100\text{ kHz}$ の範囲に変更するようにしても良い。この場合には、受信装置内でのプリアンプル信号の検出回路などを、両信号に対処するように構成すれば良い。

【0065】

このようにプリアンプル信号を伝送させるタイムスロットのベースバンド帯域が変化する場合には、送信装置内のシンボル展開部で例えば図10のフローチャートに示す処理を行うことで対処できる。即ち、送信処理を開始すると（ステップS101）、この送信装置内のタイムベースコントローラから使用帯域情報を得る（ステップS102）。次に、送信する1変調時間分のシンボルストリームをバッファメモリに蓄積させる（ステップS103）。そして、送信シンボルストリームの第1シンボル目（上述した例ではガードキャリア）の周波数が0 Hz かどうか判断する（ステップS104）。この判断は、例えばステップS102で得た使用帯域情報から判断できる。

【0066】

この判断で、第1シンボル目の周波数を0 Hz にすると判断した場合には、シンボル S_{24} からシンボル S_2 までを順々にIFFT回路に転送した後（ステップS108）、シンボル S_1 からシンボル S_{24} までを順々にIFFT回路に転送し（ステップS109）、シンボル S_1 を0 Hz の位置として、 $-100\text{ kHz} \sim 100\text{ kHz}$ の範囲に対称にシンボルが展開されたマルチキャリア信号を逆フーリエ変換で生成させて送信させて、このタイムスロットでの処理を終了させる（ステップS110）。

【0067】

またステップS104の判断で、第1シンボル目の周波数が0 Hz でないと判断した場合には、シンボル S_{24} からシンボル S_1 までを順々にIFFT回路に転

送した後（ステップ S105）、約 2 チャンネル分の転送時間に相当する時間待機（又はその周波数帯に相当するシンボルストリームを転送）してから（ステップ S106）、シンボル S_1 からシンボル S_{24} までを順々に IFFT 回路に転送し（ステップ S107）、図 8 に示すように $-200\text{ kHz} \sim 200\text{ kHz}$ の範囲に対称にシンボルが展開されたマルチキャリア信号を逆フーリエ変換で生成させて送信させて、このタイムスロットでの処理を終了させる（ステップ S110）。

【0068】

なお、 $-100\text{ kHz} \sim 100\text{ kHz}$ の範囲に対称にシンボルを展開させる際に、ステップ S108 で IFFT 回路に転送するシンボルをシンボル S_2 までとして、シンボル S_1 を転送しないようにしたのは、 0 Hz の位置を中心にして各シンボルが対称の状態になるようにして、その対称位置のシンボル同士で打ち消し合うようにするためである。

【0069】

また、本実施の形態においては、プリアンプル信号が伝送されるスロットだけを対称に展開させて伝送するようにしたが、その他の情報を伝送するスロットにおいても、同様にシンボルを対称に展開させて伝送するようにしても良い。また、プリアンプル信号以外の情報が伝送されるスロットに配置される情報には、エラー訂正用のデータを付加してから、逆フーリエ変換を行うようにしても良い。この場合、受信装置側では、フーリエ変換後に、そのエラー訂正用のデータに基づいたエラー訂正処理を行う。

【0070】

さらに、受信装置内でプリアンプル信号を検出する処理として、図 9 に示したようにハードウェアによる回路の他に、同様の相関検出処理をソフトウェアで行う構成としても良い。

【0071】

【発明の効果】

請求項 1 に記載したマルチキャリア信号送信装置によると、周波数軸上の基準位置を中心にして対称な配置とされた送信シンボルに、同期獲得に必要な第 1 の

情報が所定の配列で含まれるようになり、この装置から送信される信号を受信した側では、第1の情報の実数部と虚数部の何れか一方だけを抽出することが簡単に行えるようになる。

【0072】

請求項2に記載したマルチキャリア信号送信装置によると、請求項1に記載した発明において、データ配列手段は、第1の情報と第2の情報を交互に配列するようにしたことで、受信回路で、第1の情報の自己相関を行なう際、より精度のよい相関値を出すことができる。

【0073】

請求項3に記載したマルチキャリア信号送信装置によると、請求項1に記載した発明において、シンボル生成手段は、送信シンボリストリームの基準となる周波数位置を中心位置として、そのシンボル以外のシンボルを、周波数軸上に対称に展開するようにしたことで、0 kHzなどの基準となる周波数位置を中心にして、周波数軸上に対称となる状態でシンボルが配列されることになり、良好に周波数軸上に対称にシンボルを展開することができる。

【0074】

請求項4に記載したマルチキャリア信号受信装置によると、周波数軸上の基準位置を中心にして対称な配置とされたシンボルを受信したとき、その受信シンボルから抽出した第1の情報と、予め用意された第1の情報との相関をとることで、その相関検出される際には、実数部と虚数部のいずれか一方だけの相関値が検出されることになる。従って、受信装置内に相関検出用に予め用意しておく第1の情報としては、実数部と虚数部のいずれか一方だけを用意すれば良いことになり、それだけ受信装置内に用意しておく第1の情報量を削減できると共に、相関を検出するための処理量を削減でき、簡単な構成及び簡単な処理で、受信したマルチキャリア信号に含まれる同期獲得用の情報を、フーリエ変換前に検出できるようになる。

【0075】

請求項5に記載したマルチキャリア信号受信装置によると、請求項4に記載した発明において、マルチキャリア信号をフーリエ変換する1単位の処理時間を1

変調時間としたとき、前記遅延手段で遅延させる所定時間を1変調時間の $1/2$ の時間としたことで、第1の情報と第2の情報が交互に配列された送信シンボルから、同期獲得に必要な第1の情報だけを抽出することが簡単に行える。

【0076】

請求項6に記載したマルチキャリア信号送信装置によると、同期獲得に必要な第1の情報で構成される送信シンボルストリームの送信と、それ以外の情報となる第2の情報で構成される送信シンボルストリームの送信との双方が、選択的に行えるようになる。従って、例えば非同期パケットを送信する際に、先頭のスロットで第1の情報で基準周波数位置に対称に構成されるシンボルストリームを送信させ、次のスロットで第2の情報で構成されるそのままのシンボルストリームを送信させることが可能になり、同期獲得に必要な情報を効率良く送信することができる。

【0077】

請求項7に記載したマルチキャリア信号送信装置によると、請求項7に記載した発明において、第1の変調手段で、送信シンボルストリームの前記基準となる周波数位置のシンボルを中心として、そのシンボル以外の送信シンボルストリームの各シンボルを、周波数軸上に対称に展開するようにしたことで、0kHzなどの基準となる周波数位置を中心にして、周波数軸上に対称となる状態でシンボルが配列されることになり、良好に周波数軸上に対称にシンボルを展開することができる。

【0078】

請求項8に記載したマルチキャリア信号受信装置によると、第1の情報で構成されるシンボルストリームを受信したとき、その受信シンボルに含まれる実数部又は虚数部のいずれか一方だけから相関値が検出されることになる。従って、受信装置内に相関検出用に予め用意しておく第1の情報としては、実数部と虚数部のいずれか一方だけを用意すれば良いことになり、それだけ受信装置内に用意しておく第1の情報量を削減できると共に、相関を検出するための処理量を削減でき、簡単な構成及び簡単な処理で、受信したマルチキャリア信号に含まれる同期獲得用の情報を、フーリエ変換前に検出できるようになる。

【0079】

請求項9に記載したマルチキャリア信号受信装置によると、請求項9に記載した発明において、記憶手段は、第1の情報の内の実数部又は虚数部のいずれか一方だけを記憶することで、少ない情報量の記憶情報を使用して、簡単に受信シンボルに含まれる同期獲得用の情報を検出できるようになる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態による送信構成の例を示すブロック図である。

【図2】

本発明の第1の実施の形態による送信シンボルストリームの例を示す説明図である。

【図3】

本発明の第1の実施の形態による展開した送信シンボルストリームの例を示す説明図である。

【図4】

本発明の第1の実施の形態によるプリアンプル信号検出構成の例を示すブロック図である。

【図5】

展開した送信シンボルストリームに含まれるプリアンプルのIチャンネル及びQチャンネルの波形例を示す波形図である。

【図6】

本発明の第2の実施の形態による送信状態の例を示す説明図である。

【図7】

本発明の第2の実施の形態による送信シンボルストリームの例を示す説明図である。

【図8】

本発明の第2の実施の形態による展開した送信シンボルストリームの例を示す説明図である。

【図9】

本発明の第2の実施の形態によるプリアンプル信号検出構成の例を示すブロック図である。

【図10】

本発明の第2の実施の形態によるプリアンプル信号検出処理例を示すフローチャートである。

【図11】

マルチキャリア信号の送信構成の例を示すブロック図である。

【図12】

マルチキャリア信号の受信構成の例を示すブロック図である。

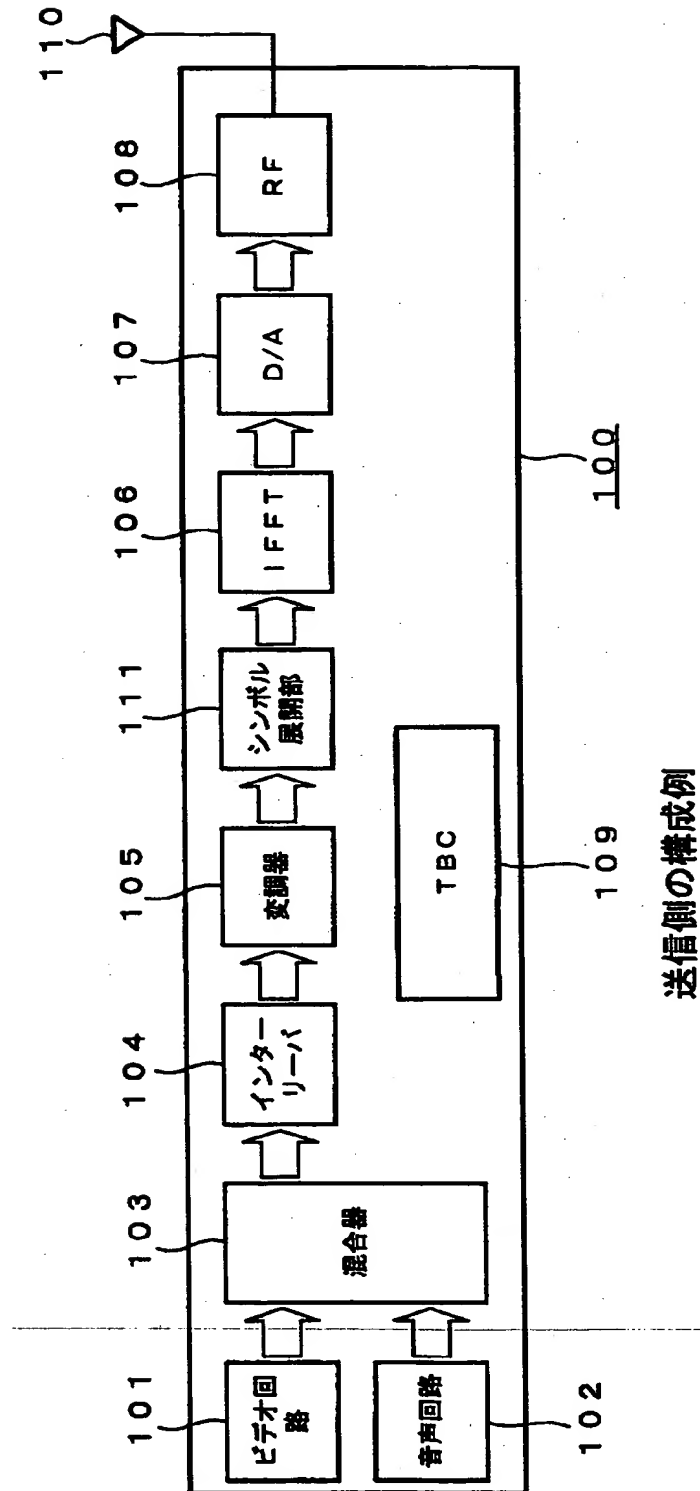
【符号の説明】

12…遅延回路、13…加算器、14…シフトレジスタ、15…プリアンプルバッファ、16a～16n…乗算器、17…累積加算器、18…判定部、22…シフトレジスタ、23…プリアンプルバッファ、24a～24n…乗算器、25…累積加算器、26…判定部、100、100'…送信装置、103…混合回路、104…インターリーバ、105…変調器、106…逆高速フーリエ変換回路（IFFT回路）、108…送信処理回路、109…タイムベースコントローラ、111…シンボル展開回路

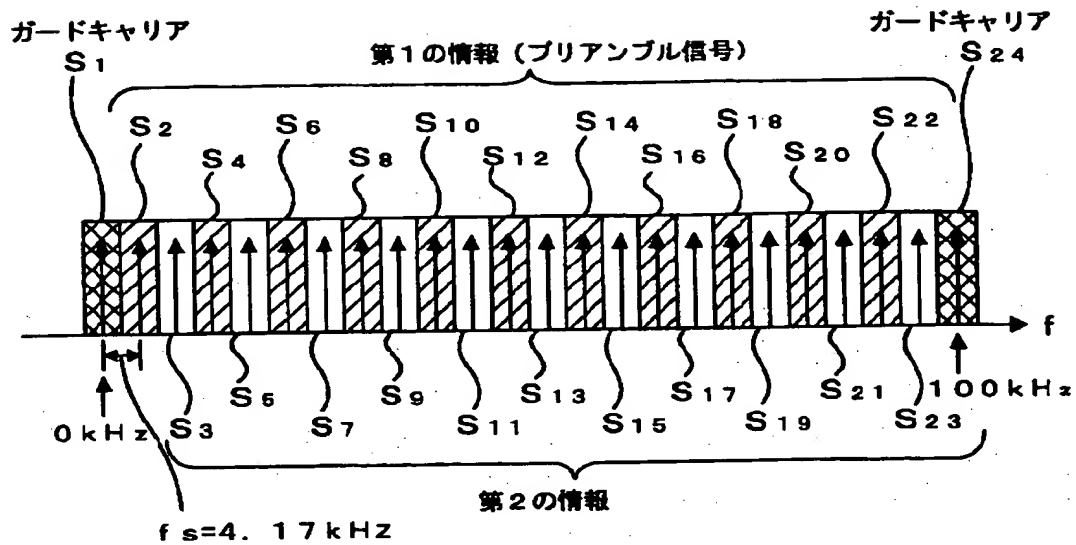
【書類名】

図面

【図 1】

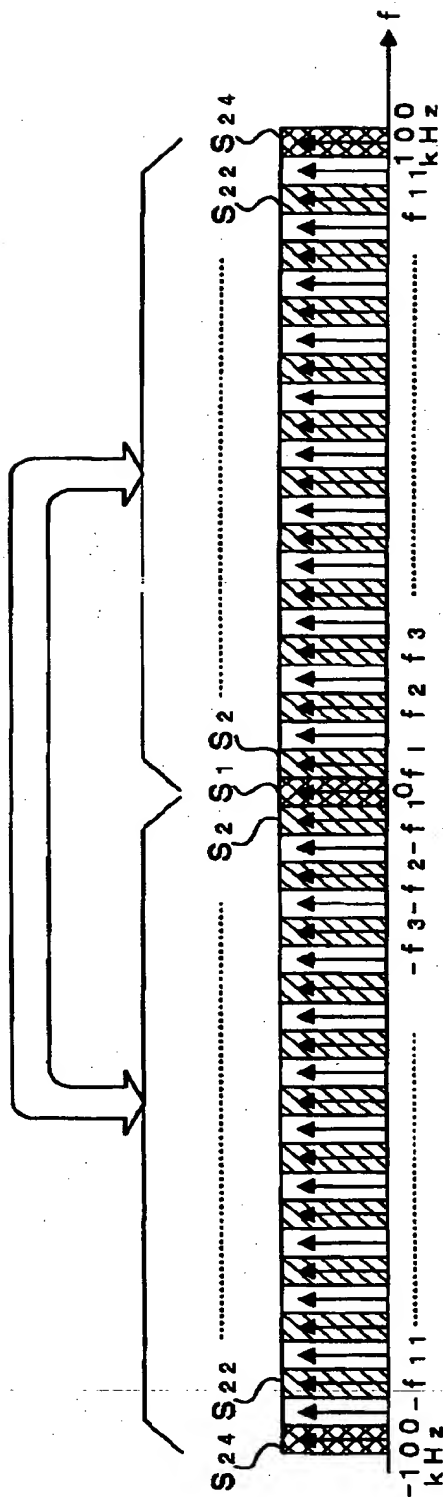


【図 2】



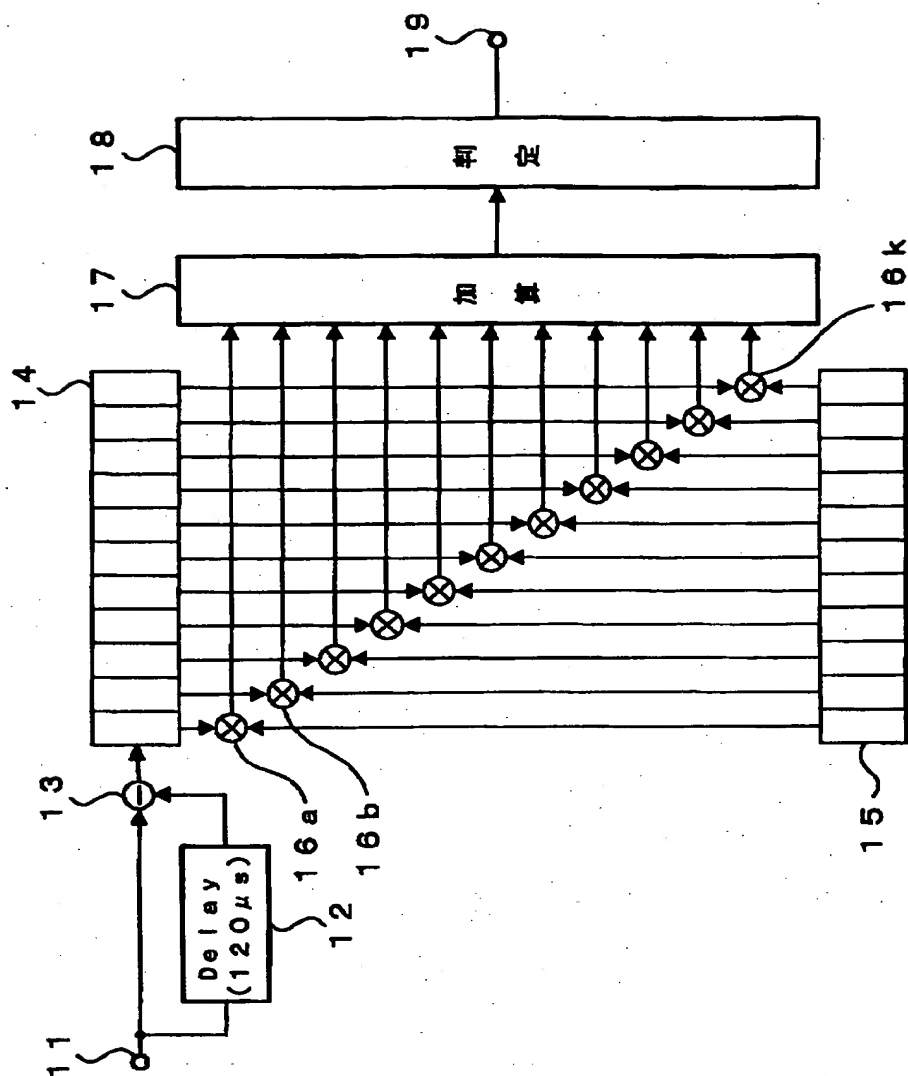
送信シンボルストリームの例

【図 3】



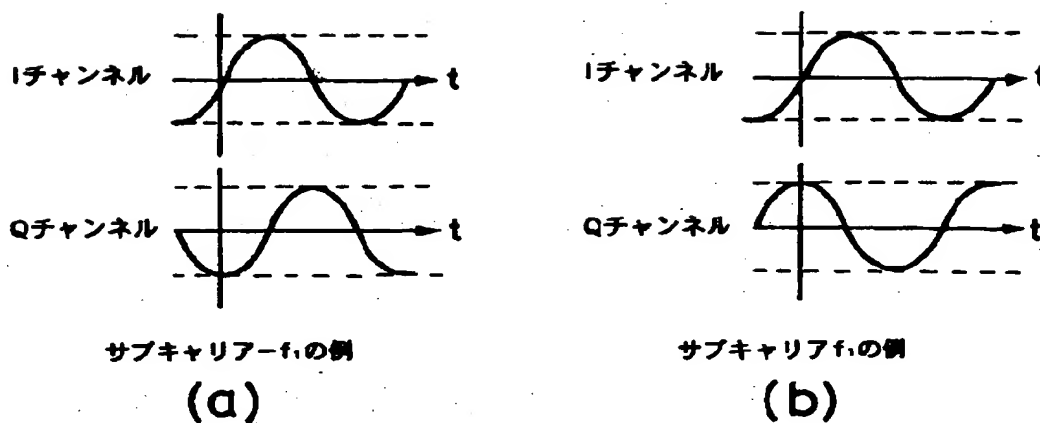
展開した送信シンボルストリームの例

【図4】



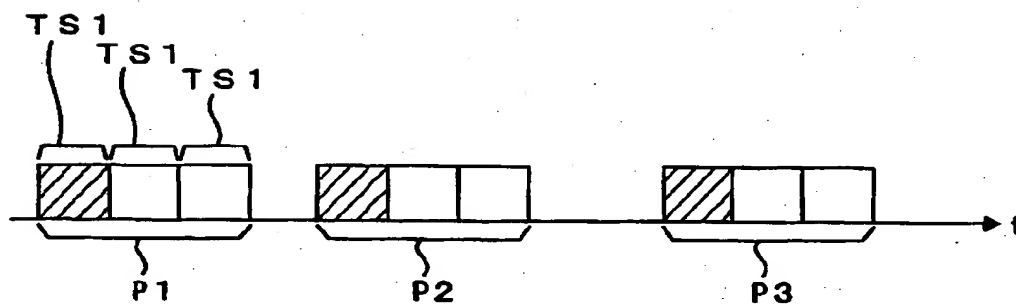
プリアンプ信号検出構成の例

【図 5】



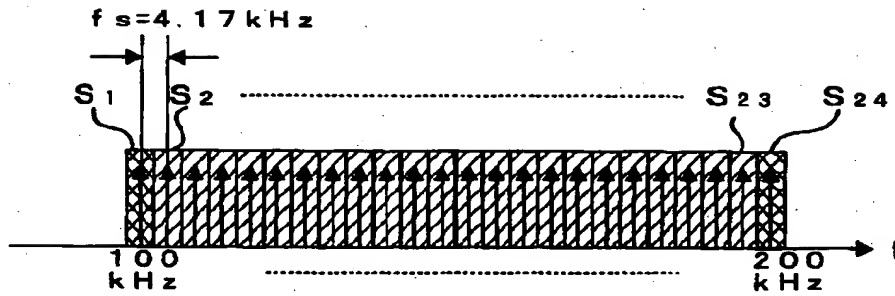
プリアンプル信号の波形例

【図 6】



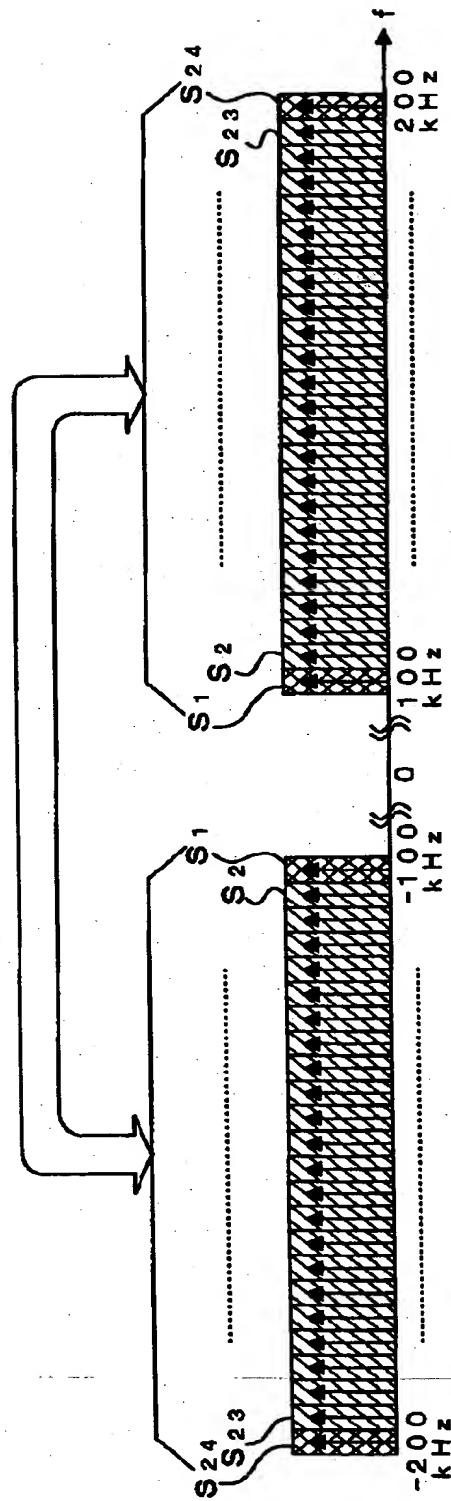
パケット通信で使用する送信系列の例

【図 7】



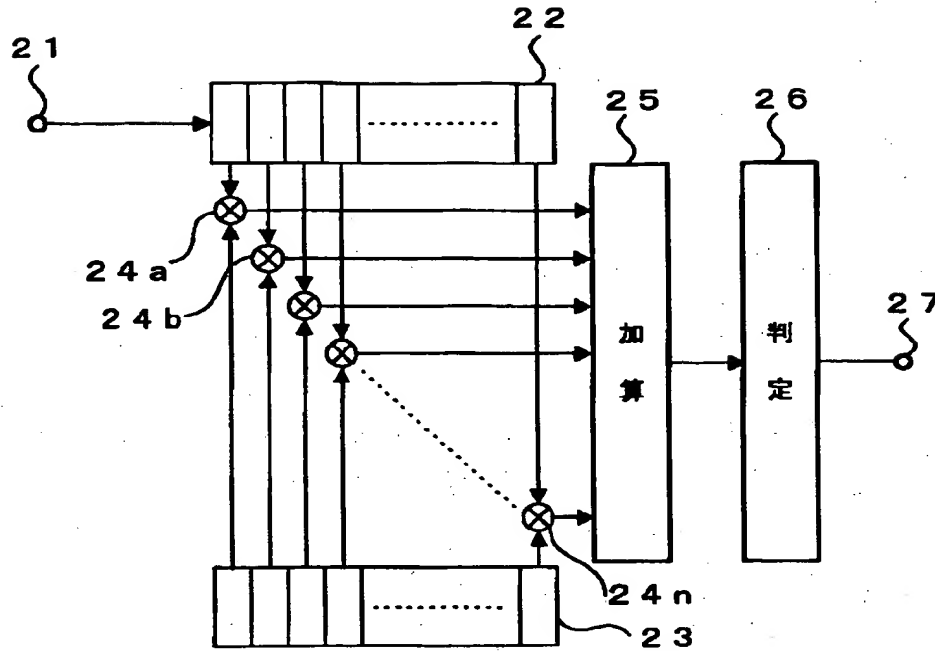
パケット通信で使用するプリアンプル信号の例

【図 8】



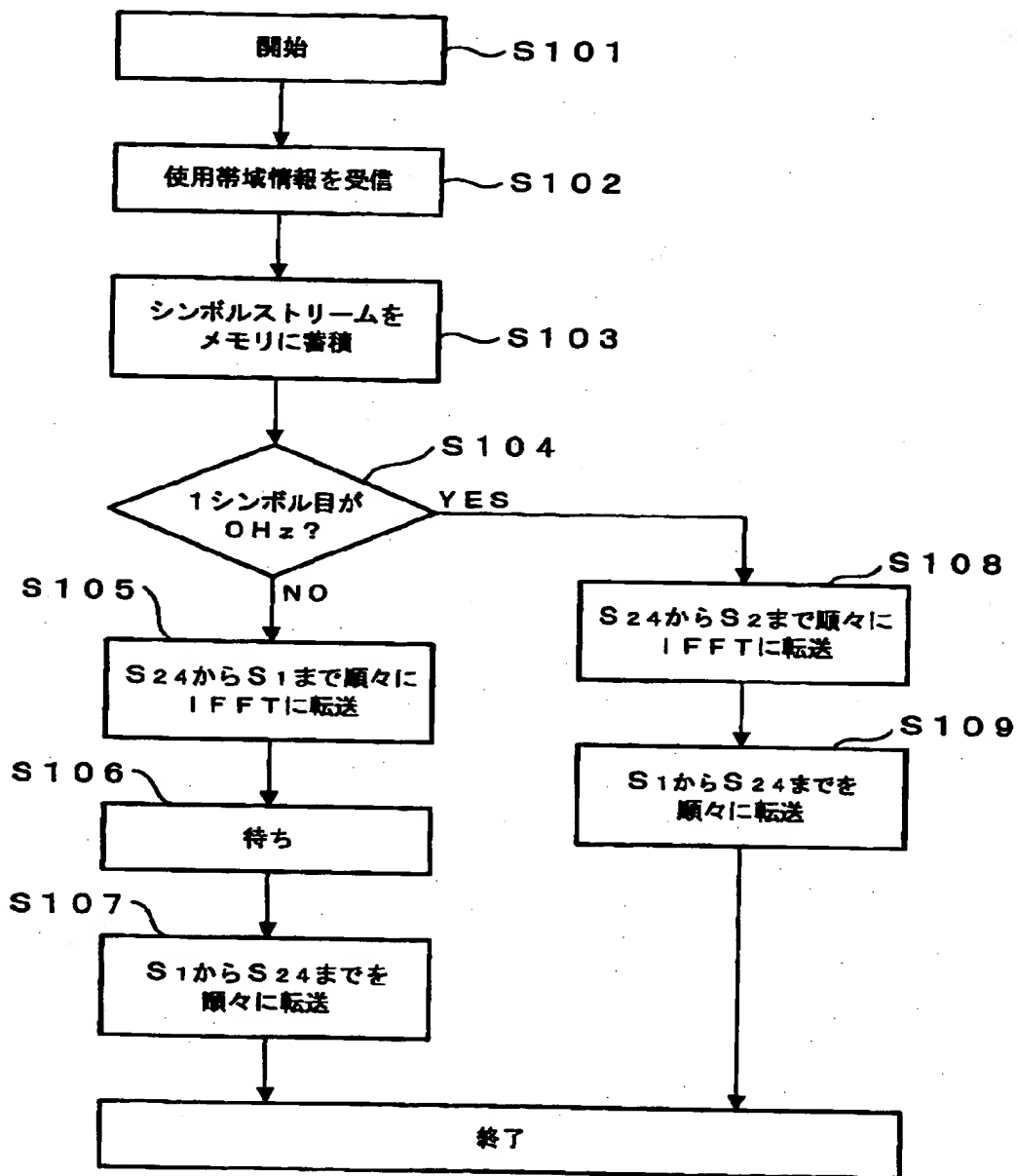
展開させたプリアンプ信号の例

【図 9】



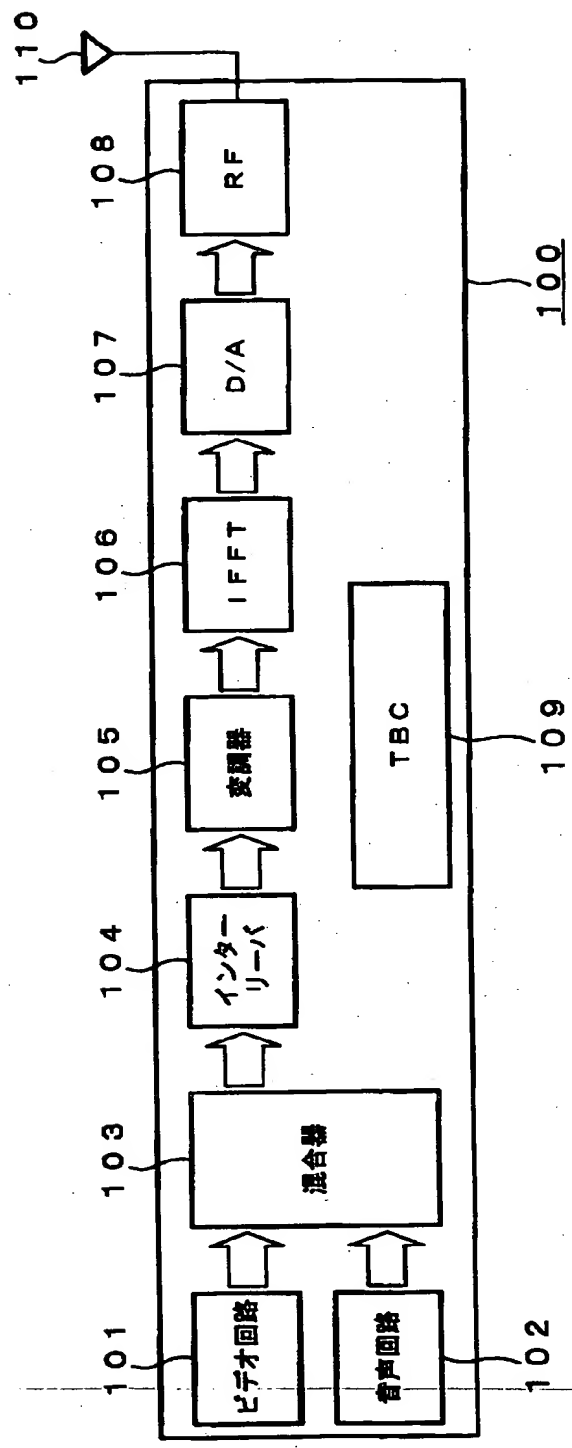
プリアンブル信号検出構成の例

【図10】



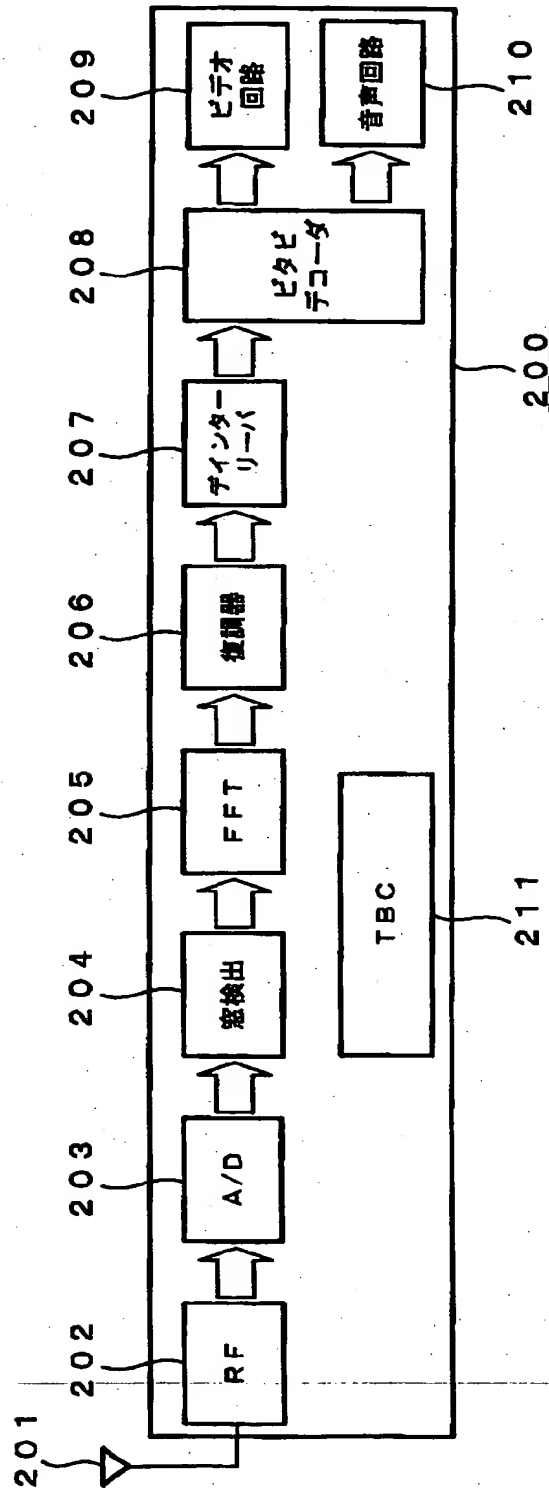
全チャンネルのプリアンブル信号を
検出させる処理例のフローチャート

【図 11】



送信側の構成例

【図 12】



受信側の構成例

【書類名】 要約書

【要約】

【課題】 マルチキャリア信号として伝送される信号を受信する側で、フーリエ変換する前に、簡単な構成や処理で1変調単位の切れ目を判断して復調できるようにする。

【解決手段】 伝送信号の同期獲得に必要な第1の情報とそれ以外の情報となる第2の情報とを所定の配列でマルチキャリア信号として送信する場合に、送信シンボルストリームを周波数軸上に展開し、所定の周波数位置（例えば0 kHz）を基準として周波数軸上に対称な送信シンボルストリームを生成し、その周波数軸上に対称な送信シンボルストリームを逆フーリエ変換して送信するようにした。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号

[000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社